

**Transformer coupled power MOSFET switching circuitry - has capacitance-discharge FET coupled via diode to power FET for turn off**

Patent Number: DE4035969  
Publication date: 1991-08-01  
Inventor(s): RONFT ROBERT (DE)  
Applicant(s): SIEMENS AG (DE)  
Requested Patent: DE4035969  
Application: DE19904035969 19901112  
Priority Number(s): EP19900101600 19900126  
IPC Classification: H02M1/08; H03K17/04;  
EC Classification: H03K17/691; H03K17/0412B  
Equivalents:

---

**Abstract**

---

The gate-source path of a power MOSFET (34) is coupled via a diode (31) to an output winding (82) of a transformer (8) coupled to a control circuit (2). The transistor is alternately made conductive by a switch-on voltage, and non-conductive, by discharge of the input capacitance.

The circuit includes one auxiliary MOSFET (32) arranged with its drain-source path in the discharge path and its gate-source is arranged in a current circuit coupled to the control winding of the transformer such that by operating the power MOSFET with a switch-on potential, the gate-source path of the auxiliary FET is subjected to a blocking potential. Pref. the circuit includes two series MOSFETs of the same type with two discharge transistors.

USE/ADVANTAGE - Comparatively high frequency operation, e.g. for bridge or half bridge.

---

Data supplied from the esp@cenet database - I2

⑬ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Offenlegungsschrift  
⑩ DE 40 35 969 A 1

⑮ Int. Cl.<sup>5</sup>:  
H 03 K 17/691  
H 03 K 17/04  
H 02 M 1/08  
// H02M 7/48

⑲ Akt nzeichen: P 40 35 969.7  
⑳ Anmeldetag: 12. 11. 90  
㉑ Offenlegungstag: 1. 8. 91

DE 40 35 969 A 1

⑳ Unionspriorität: ㉒ ㉓ ㉔

26.01.90 EP 90 10 1600.6

㉕ Anmelder:

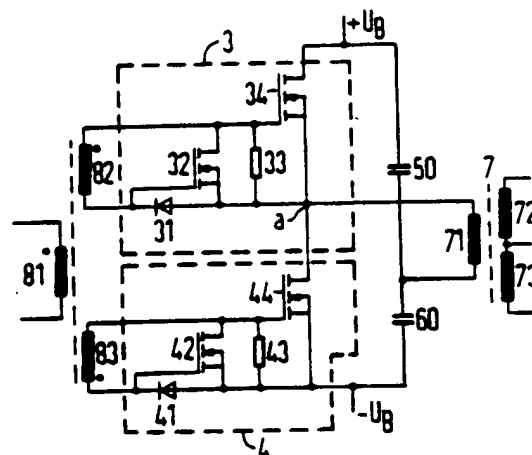
Siemens AG, 8000 München, DE

㉖ Erfinder:

Ronft, Robert, 8122 Penzberg, DE

㉗ Schaltungsanordnung mit wenigstens einer einen Leistungs-MOSFET enthaltenden Schaltungsvorrichtung

㉘ Schaltungsanordnung mit wenigstens einer einen Leistungs-MOSFET enthaltenden Schaltungsvorrichtung, bei der die Gate-Source-Strecke eines Leistungs-MOSFET (34, 44) über eine Diode (31, 41) an eine Ausgangswicklung (82, 83) eines Steuertransformators angeschlossen ist. Im Hinblick auf vergleichsweise hohe Schaltfrequenzen ist je Leistungs-MOSFET (34, 44) ein in einem Entladestromzweig liegender Hilfs-MOSFET (32, 42) vorgesehen.



DE 40 35 969 A 1

Die Erfindung bezieht sich auf eine wie im Oberbegriff des Patentanspruchs 1 angegebene Schaltungsanordnung mit wenigstens einer einen Leistungs-MOSFET enthaltenden Schaltvorrichtung.

Eine derartige Schaltungsanordnung ist bereits aus der Druckschrift SIPMOS Leistungstransistoren, Technische Beschreibung, Ausgabe 1985, Siemens AG, Bestellnummer B3-B3129 bekannt. Die Druckschrift beschreibt Schaltungsanordnungen mit einem oder mehreren Leistungs-Feldeffekttransistoren. Dabei können mit zwei Feldeffekttransistoren Halbbrücken und mit vier Feldeffekttransistoren Vollbrückenschaltungen aufgebaut werden.

Die Ansteuerung der Feldeffekttransistoren kann über einen Steuerübertrager erfolgen. Bei einer derartigen Ausführungsform ist die Gate-Source-Strecke des Feldeffekttransistors über eine Diode an eine Ausgangswicklung des Steuerübertragers angeschlossen. Parallel zur Gate-Source-Strecke liegt ein Widerstand. Die Gatelektrode des Feldeffekttransistors erhält über die Diode Einschaltimpulse, die den Feldeffekttransistor in den leitenden Zustand überführen. In den Sperrphasen der Diode wird die zwischen Gate und Source des Feldeffekttransistors wirksame Eingangskapazität über den Widerstand entladen, so daß der Feldeffekttransistor in den gesperrten Zustand übergeht. Diese Anordnung ist für relativ langsame Schaltvorgänge vorgesehen.

Aufgabe der Erfindung ist es, eine Schaltungsanordnung der eingangs genannten Art derart auszubilden, daß sie für vergleichsweise hohe Schaltfrequenzen geeignet ist. Insbesondere soll die Schaltungsanordnung als Halbbrücken- oder Vollbrückenschaltung ausgebildet werden.

Gemäß der Erfindung wird die Schaltungsanordnung zur Lösung dieser Aufgabe in der im kennzeichnenden Teil des Patentanspruchs 1 angegebenen Weise ausgebildet. Durch diese Maßnahmen ergibt sich in vorteilhafter Weise eine Schaltungsanordnung, die mit vergleichsweise geringem Aufwand einen geringen Verbrauch an Steuerleistung bei hohen Schaltfrequenzen hat.

Vorteilhafte weitere Ausgestaltung der Erfindung gehen aus den Unteransprüchen hervor.

Bei der Weiterbildung nach Anspruch 2 ist eine Serienschaltung zweier Feldeffekttransistoren vorgesehen, von denen der eine als Emittierfolger und der andere in Emitterschaltung betrieben wird. Mit einer oder zwei derartigen Anordnungen lassen sich Halb- oder Vollbrücken realisieren, die die genannten Vorteile aufweisen.

Die Maßnahmen nach Anspruch 3 sehen eine getrennte Ansteuerung des in der Schaltvorrichtung enthaltenen Leistungs- und Hilfs-MOSFET über je eine eigene Ausgangswicklung des Steuerübertragers vor und haben den Vorteil, daß der Hilfs-MOSFET hinsichtlich seiner Eingangskapazität frei wählbar ist.

Die Weiterbildungen der Erfindung nach Anspruch 4 und 5 kommen jeweils mit einer einzigen Ausgangswicklung des Steuerübertragers je vorgesehener Schaltvorrichtung aus. Für Transistoren des gleichen Leitfähigkeitstyps gelten die Maßnahmen nach Anspruch 4. Die Maßnahmen nach Anspruch 5 ermöglichen die Verwendung von Transistoren des einander entgegengesetzten Leitfähigkeitstyps.

Die Drain-Source-Strecke des Hilfs-MOSFET bildet

jeweils einen Entladestromkreis für die Eingangskapazität des in derselben Schaltvorrichtung enthaltenen Leistungs-MOSFET. Dieser Entladestromkreis kann für sich allein oder nach Anspruch 6 in Verbindung mit einem weiteren, durch einen ohmschen Widerstand gebildeten Entladestromzweig vorgesehen sein.

Die in den Ansprüchen 4 und 5 angegebenen Bemessungsregeln werden zweckmäßigerweise entsprechend Anspruch 7 dadurch erfüllt, daß der Hilfs-MOSFET jeweils ein MOS-Kleinsignal-Transistor ist. Auch bei Ausgestaltung der Erfindung nach den weiteren Unteransprüchen können die Maßnahmen nach Anspruch 7 zweckmäßig sein.

Darf im besonderen Anwendungsfall das Einschalten der Leistungstransistoren nicht zu schnell erfolgen, so kann diese Forderung durch die Maßnahme nach Anspruch 8 mit besonders geringem Zusatzaufwand erfüllt werden.

Die Erfindung wird anhand der in den Figuren dargestellten Ausführungsbeispiele näher erläutert.

Es zeigt

Fig. 1 eine Schaltungsanordnung mit einer zwei Feldeffekttransistoren enthaltenden Halbbrücke,

Fig. 2 den Primärkreis einer Ansteuerschaltung,

Fig. 3 eine Schaltungsanordnung mit zwei jeweils einen Leistungs-MOSFET und einen Hilfs-MOSFET enthaltenden Schaltvorrichtungen,

Fig. 4 eine Schaltungsanordnung mit zwei Transistoren des einander entgegengesetzten Leitfähigkeitstyps je Schaltvorrichtung,

Fig. 5 eine Schaltungsanordnung mit einer eigenen Steuerübertrager-Ausgangswicklung je Leistungs- oder Hilfs-MOSFET,

Fig. 6 eine Vollbrückenschaltung mit Transistoren des gleichen Leitfähigkeitstyps,

Fig. 7 eine Vollbrückenschaltung mit Transistoren des einander entgegengesetzten Leitfähigkeitstyps,

Fig. 8 den Primärkreis einer Ansteuerschaltung mit zusätzlichen Schaltmitteln,

Fig. 9 eine Meßanordnung zum Testen der nach Fig. 1 bis 9 vorgesehenen Ansteuerschaltungen,

Fig. 10 bis 12 Spannungsverläufe an den Kondensatoren der Meßschaltung nach Fig. 9 für verschiedene Betriebsfälle.

Fig. 1 zeigt eine Schaltungsanordnung mit zwei Feldeffekttransistoren 34 und 44, deren Drain-Source-Strecken in Serie zueinander angeordnet sind. Dabei ist der Source-Anschluß des Feldeffekttransistors 34 unmittelbar mit dem Drain-Anschluß des Feldeffekttransistors 44 verbunden. Der Drain-Anschluß des Feldeffekttransistors 34 ist mit der Speisespannung  $U_B$  verbunden. Der Source-Anschluß des Feldeffekttransistors 44 liegt an Masse.

Parallel zur Serienschaltung der beiden Drain-Source-Strecken liegt die aus den Kondensatoren 50 und 60 bestehende Serienschaltung, so daß sich eine Halbbrücke ergibt.

Die Gate-Source-Strecken der Feldeffekttransistoren 34 und 44 sind jeweils an einen eigenen Ausgang der Ansteuerschaltung 2 angeschlossen. Die Ansteuerschaltung 2 wird ihrerseits durch die Einrichtung 1 gesteuert, die eine Logik- und/oder Reglerschaltung sein kann.

Zwischen dem Verbindungspunkt der Drain-Source-Strecken der Feldeffekttransistoren 34 und 44 einerseits und dem Verbindungspunkt der Kondensatoren 50 und 60 andererseits liegt die Primärwicklung 71 des Transformators 7. Die Sekundärwicklungen 72 und 73 des Transformators 7 sind über den Ausgangskreis 70, der

insbesondere eine Zweiweg-Gleichrichterschaltung sein kann, an den Lastwiderstand 74 geführt.

Die in Fig. 1 gezeigte Schaltungsanordnung bildet einen DC/DC-Umsetzer.

Fig. 2 zeigt den Primärkreis der Ansteuerschaltung nach Fig. 1. Dieser Primärkreis ist auch für die in den Fig. 3 bis 7 gezeigten Schaltungsanordnungen vorgesehen.

Die bipolaren Transistoren 21 und 22 sind einerseits mit ihren Basisanschlüssen und andererseits mit ihren Emitteranschlüssen zusammengeführt. Auch bei den bipolaren Transistoren 23 und 24 sind die Emitter einerseits und die Basisanschlüsse andererseits unmittelbar miteinander verbunden. Die Kollektoren der Transistoren 21 und 23 liegen der Hilfsspannung  $U_H$ . Die Kollektoren der Transistoren 22 und 24 sind mit Masse verbunden.

Die paarweise miteinander verbundenen Basisanschlüsse erhalten über die Eingangsanschlüsse E1 und E2 eine Eingangssteuerspannung. Zwischen den Emitterverbindungen der Transistoren 21 und 22 einerseits und 23 und 24 andererseits liegt die aus der Primärwicklung 81 des Transformators 8 und dem Kondensator 20 bestehende Serienschaltung.

Die in der Brückenschaltung angeordneten Transistoren 21 ... 24 arbeiten als Emitterfolgerschaltung. Da sie hierbei zu keinem Zeitpunkt übersteuert werden, besitzen sie praktisch keine Speicherzeit. Die Transistoren 21 bis 24 können dadurch sehr schnell ein- bzw. ausgeschaltet werden. Aufgesteuert werden die Transistoren durch die an den Eingangsanschlüssen E1, E2 komplementär anliegenden Steuerspannungen. Liegt am Eingangsanschluß E1 das Potential  $U_H$  und am Eingangsanschluß E2 das Potential 0 Volt, so leiten die Transistoren 21 und 24. Beträgt das Potential am Eingangsanschluß E1 0 Volt und das Potential am Eingangsanschluß E2  $U_H$ , so leiten die Transistoren 23 und 22. Während des Wechsels der Steuerspannungen an den Eingangsanschlüssen E1 und E2 sind alle vier Transistoren 21 ... 24 gleichzeitig für kurze Zeit gesperrt, so daß keine Dauerströme über die Transistorpaare 21 und 22 oder 23 und 24 fließen können. Der Kondensator 20 verhindert eine Gleichstromvormagnetisierung des Steuertransformators 7 für den Fall, daß die Transistoren 21 ... 24 unterschiedliche Schaltzeiten besitzen, das Einschaltverhältnis  $t_{E1} : t_{E2}$  nicht bei 1 : 1 liegt oder an den Transistoren 21 ... 24 unterschiedliche Restspannungen vorliegen.

Fig. 3 zeigt eine Schaltungsanordnung der in den Fig. 1 und 2 gezeigten Art. Die beiden Schaltvorrichtungen 3 und 4 bilden zusammen mit den Kondensatoren 50 und 60 eine Halbbrücke. Die Schaltvorrichtung 3 enthält zusätzlich zu dem Leistungs-MOSFET 34 den Hilfs-MOSFET 32, der vom selben Leitfähigkeitstyp wie der Leistungs-MOSFET 34 ist. Alle vier MOSFETs sind N-Kanal-Transistoren. Der Drain-Anschluß des Hilfs-MOSFETs 32 ist unmittelbar mit dem Gate-Anschluß des Leistungs-MOSFET verbunden. Der Source-Anschluß des Hilfs-MOSFET 32 liegt unmittelbar am Source-Anschluß des Leistungs-MOSFET 34. Zusammen mit dem Widerstand 33 ergibt sich eine Parallelschaltung der Gate-Source-Strecke des Leistungs-MOSFET 34, der Drain-Source-Strecke des Hilfs-MOSFET 32 und dem Widerstand 33. Die Gate-Source-Strecke des Leistungs-MOSFET 34 ist über die Diode 31 an die Ausgangswicklung 82 des Steuertransformators 8 angeschlossen. Die Diode 31 ist dabei so gepolt, daß sie bei leitend gesteuertem Leistungs-MOSFET 34 ebenfalls leitend ist. Die Gate-Source-Strecke des Hilfs-MOSFET

32 ist so an die Diode 31 angeschlossen, daß das Gate am Verbindungspunkt von Ausgangswicklung 82 und die Diode 31 liegt und die Source-Elektrode an den Verbindungspunkt von Diode 31 und Source-Elektrode des Leistungs-MOSFET 34 angeschlossen ist.

Die Schaltvorrichtung 4 wird über die Ausgangswicklung 83 des Steuertransformators 8 gesteuert und enthält zusätzlich zum Leistungs-MOSFET 44 die Diode 41, den Hilfs-MOSFET 42 und den ohmschen Widerstand 43.

Die beiden Schaltvorrichtungen 3 und 4 sind gleich aufgebaut. Dadurch, daß die Gate-Elektrode des Leistungs-MOSFET 34 mit dem Anfang der Ausgangswicklung 82 und die Gate-Elektrode des Leistungs-MOSFET 44 mit dem Ende der Ausgangswicklung 83 verbunden ist, ergibt sich eine Ansteuerung der beiden Leistungs-MOSFET 34 und 44 im Gegentakt.

Die Schaltungsanordnung nach Fig. 3 bildet einen Umrichter in Halbbrückenschaltung. Die Ausgangswicklung 81 des Steuertransformators 8 ist Bestandteil der in Fig. 2 gezeigten Transistorbrückenschaltung. Die Leistungs-MOSFETs 34 und 44 sind die zu steuernden MOS-Leistungstransistoren 34 und 44 der in der Schaltungsanordnung nach Fig. 1 enthaltenen Halbbrücke. Die Hilfstransistoren 32 und 42 sind N-MOS-Kleinsignal-Transistoren. Die hochohmigen Widerstände 33 und 34 dienen zu einem vollständigen statischen Sperren der Leistungs-MOSFET 34 und 44 für den Fall, daß keine Steuersignale an den Eingangsanschlüssen E1 und E2 anliegen. Wenn sichergestellt ist, daß die Schwellenspannungen der Leistungs-MOSFET 34 und 44 kleiner sind als die Schwellenspannungen der Hilfs-MOSFET 32 und 42, können die Widerstände 33 und 43 entfallen.

Bei der Schaltungsanordnung nach Fig. 3 ergibt sich der folgende, sich periodisch wiederholende Schaltvorgang:

Sind die mit einem Punkt markierten Anschlüsse der Ausgangswicklungen 82 und 83 positiv gegenüber den Anschlüssen ohne Punkt, so sind der Leistungs-MOSFET 34 und der Hilfs-MOSFET 42 leitend. Der Hilfs-MOSFET 32 und der Leistungs-MOSFET 44 sind gesperrt. Die Diode 31 ist in Flußrichtung, die Diode 41 in Sperrrichtung gepolt. Ändert sich nun die Polarität der an der Eingangswicklung 81 des Steuertransformators 8 liegenden Spannung, so ändern sich in entsprechender Weise auch die Polaritäten der an den Ausgangswicklungen 82 und 83 herrschenden Spannungen. Da die Diode 31 zwar in Flußrichtung gepolt, aber nicht stromführend ist, wird sie sofort gesperrt. Die geänderte Polarität der an der Ausgangswicklung 82 herrschenden Spannung ergibt einen Strom über die Eingangskapazitäten des Hilfs-MOSFET 32 und des Leistungs-MOSFET 34. Da die Eingangskapazität des Hilfs-MOSFET 32 sehr viel kleiner ist als die Eingangskapazität des Leistungs-MOSFET 34, steigt die Spannung an der Eingangskapazität des Hilfs-MOSFET 32 sehr schnell an. Übersteigt die an der Eingangskapazität des Hilfs-MOSFET 32 liegende Spannung den Wert der Schwellenspannung des Hilfs-MOSFET 32, so wird der Hilfs-MOSFET 32 leitend. Dadurch wird die Eingangskapazität des Leistungs-MOSFET 34 über den nun sehr niederohmigen Hilfs-MOSFET 32 entladen. Unterschreitet die Spannung an der Eingangskapazität des Leistungs-MOSFET 34 die Schwellenspannung des Leistungs-MOSFET 34, so wird der Leistungs-MOSFET 34 gesperrt.

Die Schaltvorrichtung 4 verhält sich wie folgt:

Die geänderte Polarität der an der Ausgangswicklung

83 liegenden Spannung treibt einen Strom über die Eingangskapazität des Hilfs-MOSFET 42. Dadurch wird die an der Eingangskapazität des Hilfs-MOSFET 42 liegende Spannung verringert. Unterschreitet die an der Eingangskapazität des Hilfs-MOSFET 42 liegende Spannung die Schwellenspannung des Hilfs-MOSFET 42, so wird der Hilfs-MOSFET 42 gesperrt. Der Strom fließt nun über die Eingangskapazität des Leistungs-MOSFET 43 und über die Diode 41. Er lädt dabei die Eingangskapazität des Leistungs-MOSFET 43 auf. Überschreitet die Spannung an der Eingangskapazität des Leistungs-MOSFET 44 die Schwellenspannung des Leistungs-MOSFET 44, so schaltet der Leistungs-MOSFET 44 durch.

Wechselt die Polarität der an der Eingangswicklung 81 des Steuertransformators 8 liegenden Spannung erneut, so wiederholt sich der Ablauf sinngemäß.

Da die Eingangskapazitäten der Leistungs-MOSFET 34 und 44 schneller entladen als aufgeladen werden, ist der zu sperrende Transistor bereits gesperrt, bevor der andere zu leiten beginnt. Hierdurch ergibt sich eine Zwangspause, die einen Querstrom durch die Leistungs-MOSFET 34 und 44 verhindert.

Die Schaltungsanordnung nach Fig. 4 stimmt mit der nach Fig. 3 weitgehend überein, abweichend sind jeweils der dem Leistungs-MOSFET 34 bzw. 44 vorgeschaltete Hilfs-MOSFET 321 bzw. 421 vom entgegengesetzten Leitfähigkeitstyp. Dabei sind die Leistungs-MOSFET 34 und 44 N-Kanal- und die Hilfs-MOSFET 321 und 421 P-Kanal-Transistoren. Außerdem ist die parallel zur Gate-Source-Strecke des Hilfs-MOSFET 321 bzw. 421 angeordnete Diode 311 bzw. 411 abweichend von Fig. 3 zwischen der betreffenden Ausgangswicklung 82, 83 des Steuertransformators 8 und der Gate-Elektrode des Leistungs-MOSFET 34 bzw. 44 angeordnet. Die Source-Elektrode des Leistungs-MOSFET 34 einerseits und des Leistungs-MOSFET 44 andererseits sind jeweils unmittelbar mit der betreffenden Ausgangswicklung 82 bzw. 83 des Steuertransformators 8 verbunden.

Statt der N-MOS-Kleinsignal-Transistoren 32 und 42 in Fig. 3 sind bei der Schaltungsanordnung nach Fig. 4 zwei P-MOS-Kleinsignal-Transistoren für die Hilfs-MOSFET 321 und 421 vorgesehen. Durch den höheren Widerstand der P-MOS-Kleinsignal-Transistoren im eingeschalteten Zustand werden die Leistungs-MOSFET 34 und 44 langsamer gesperrt. Ein in manchen Anwendungen gewünschtes kurzes gleichzeitiges Leiten der Leistungs-MOSFET 34 und 44 kann hiermit ohne zusätzliche Bauteile erreicht werden.

Der Schaltvorgang läuft weitgehend ebenso wie bei der Schaltungsanordnung nach Fig. 3 ab. Abweichend werden die P-MOS-Kleinsignal-Transistoren 321 und 421 im Gegenteil zu den N-MOS-Kleinsignal-Transistoren mit einer negativen Gate-Source-Spannung durchgeschaltet.

Bei der Schaltungsanordnung nach Fig. 5 sind wie bei der Schaltungsanordnung nach Fig. 3 der Leistungs-MOSFET 34 bzw. 44 und der diesem vorgeschaltete Hilfs-MOSFET 32 bzw. 42 vom gleichen Leitfähigkeitstyp. Abweichend von Fig. 3 ist die Gate-Source-Strecke des Hilfs-MOSFET 32 bzw. 42 nicht an die Diode 312 bzw. 412, sondern an die zusätzliche Ausgangswicklung 821 bzw. 831 des Steuertransformators 8 angeschlossen. Wie bei der Schaltungsanordnung nach Fig. 3 liegt parallel zur Gate-Source-Strecke des Leistungs-MOSFET 34 der Widerstand 33 und die Source-Drain-Strecke des Hilfs-MOSFET 32. Außerdem ist parallel zur Gate-

Source-Strecke des Leistungs-MOSFET 44 der Widerstand 43 und die Source-Drain-Strecke des Hilfs-MOSFET 42 angeordnet. Die Diode 312 liegt zwischen der Verbindung von Drain-Elektrode des Hilfs-MOSFET 32 und Gate-Elektrode des Leistungs-MOSFET 34 einerseits und der Ausgangswicklung 82 andererseits. Die Diode 412 ist zwischen der Verbindung von Drain-Elektrode des Hilfs-MOSFET 42 und Gate-Elektrode des Leistungs-MOSFET 44 einerseits und der Ausgangswicklung 83 andererseits angeordnet.

Während bei den Schaltungsanordnungen nach den Fig. 3 und 4 der große Werteunterschied zwischen den Eingangskapazitäten von MOS-Leistungstransistoren und von MOS-Kleinsignal-Transistoren ausgenutzt wird, werden bei der Schaltungsanordnung nach Fig. 5 die MOS-Kleinsignal-Transistoren direkt über eigene Wicklungen 82 und 83 angesteuert. Diese Wicklungen befinden sich zusätzlich auf dem Steuertransformator 7. Die maximalen Gate-Source-Spannungen der MOS-Leistungstransistoren und der MOS-Kleinsignal-Transistoren werden zweckmäßigerweise mit den Übersetzungsverhältnissen der Wicklungen festgelegt.

Ist der durch einen Punkt markierte Anfang der Eingangswicklung 81 des Steuertransformators 8 positiv gegenüber dem anderen Anschluß der Eingangswicklung 81, so sind der Leistungs-MOSFET 34 und der Hilfs-MOSFET 42 leitend und der Hilfs-MOSFET 32 und der Leistungs-MOSFET 44 gesperrt. Durch einen Polaritätswechsel an der Eingangswicklung 81 ändern sich in entsprechender Weise die Polaritäten der an den Ausgangswicklungen 82 und 83 herrschenden Spannungen. Die Leistungs-MOSFET 34 und 44 und die Hilfs-MOSFET 32 und 42 nehmen dabei ihre komplementären Schaltzustände ein.

Im Unterschied zu den in den Fig. 3 und 4 gezeigten Schaltungsanordnungen werden dabei die Hilfs-MOSFET 32 und 42 bipolar angesteuert.

Die in den Fig. 3 bis 5 gezeigten Schaltungsanordnungen in Halbbrückenschaltung lassen sich zweckmäßigerweise jeweils dadurch in eine Vollbrückenschaltung überführen, daß anstelle der Serienschaltung der beiden Kondensatoren 50 und 60 einer Serienschaltung der Drain-Source-Strecken zweier Leistungs-MOSFET vorgesehen wird, die jeweils Bestandteil einer Schaltungsvorrichtung der in der betreffenden Figur gezeigten Art sind, und zwar mit der Maßgabe, daß die Polaritäten der Ausgangswicklungen des Steuertransformators 8 so gewählt sind, daß sich für die vier Leistungs-MOSFET eine Ansteuerung ergibt, bei der die Eingangswicklung 71 des Ausgangsübertragers 7 mit abwechselnder Polarität an die Speisespannungsanschlüsse +UB und -UB angeschlossen wird. Auf diese Weise entsteht aus der Schaltungsanordnung nach Fig. 3 die Schaltungsanordnung nach Fig. 6 und aus der Schaltungsanordnung nach Fig. 4 die Schaltungsanordnung nach Fig. 7. Dabei sind die Funktionsabläufe für die in der Halbbrückenschaltung und der entsprechenden Vollbrückenschaltung enthaltenen Schaltvorrichtungen jeweils gleich.

Fig. 8 zeigt den Primärkreis nach Fig. 2 mit zusätzlichen Schaltmitteln.

Darf das Einschalten der Leistungs-MOSFET im Hinblick auf den betreffenden Anwendungsfall nicht zu schnell erfolgen, so kann das Durchschalten auf den endgültigen Einschaltwiderstand der Leistungs-MOSFET durch einen einzelnen zusätzlichen Widerstand verlangsamt werden. Dieser zusätzliche Widerstand 29 liegt in Reihe zur Eingangswicklung 81 des Steuertransformators 8. Das Ausschalten der Leistungs-MOSFET

wird wegen der kleinen Eingangskapazitäten der MOS-Kleinsignal-Transistoren durch den zusätzlichen Widerstand 29 kaum beeinflusst. Außerdem sind antiparallel zu den Emitter-Kollektorstrecken der Transistoren 21 ... 24 die Dioden 25 ... 28 angeordnet, die ein Rückwärtsleiten der Transistoren 21 ... 24 verhindern.

Werden aus Isolationsgründen z. B. Folien zwischen die einzelnen Wicklungen des Ansteuertransformators 8 eingebracht, so erhöhen sich dadurch die Streuinduktivitäten des Ansteuertransformators 8. Bei einem Wechsel der an den Eingangsanschlüssen E1 und E2 anliegenden Eingangssignale kann dadurch in der primären Streuinduktivität eine Spannung induziert werden, die die Transistoren 21 ... 24 der Brückenschaltung zerstören könnte. Durch die Dioden 25 ... 28, die antiparallel zu den Kollektor-Emitter-Strecken der Transistoren 21 ... 24 der Ansteuerschaltung liegen, wird dies wirksam verhindert.

Fig. 9 zeigt den Aufbau einer zum Testen der Schaltungsanordnungen geeigneten Meßanordnung. Mit Hilfe dieser Meßanordnung lassen sich die Ansteuerschaltungen vorteilhaft testen.

Die Fig. 10 bis 12 zeigen mit Hilfe der Meßschaltung gewonnene Spannungsverläufe an zwei Kondensatoren mit einer Kapazität von jeweils 2,2 nF, die die Eingangskapazität der Leistungs-MOSFET 34 und 44 einer Halbbrückenschaltung darstellen. Als Ansteuerschaltung wurde die in Fig. 2 gezeigte Schaltungsanordnung verwendet. Die Hilfsspannung  $U_H$  betrug 10 Volt. Die Ansteuerung der Bipolartransistoren der Brückenschaltung erfolgte aus einem üblichen CMOS-D-Flip-Flop.

Die in den Fig. 1 bis 8 gezeigten Schaltungsanordnungen eignen sich besonders für hohe Schaltfrequenzen, insbesondere für Schaltfrequenzen über 1 MHz.

Dabei ergibt sich jeweils eine unipolare Ansteuerung am Gate des Leistungs-MOSFET. Gegenüber einer bipolaren Ansteuerung wird dabei nur ein Viertel der Ansteuerleistung benötigt. Bei der unipolaren Ansteuerung wechselt die Gatespannung zwischen 0V und  $U_{GSMAX}$ , bei der bipolaren Ansteuerung dagegen zwischen  $-U_{GSMAX}$  und  $+U_{GSMAX}$ .

#### Patentansprüche

1. Schaltungsanordnung mit wenigstens einer Schaltvorrichtung (3 ... 6; 3a, 4a; 3b, 4b), bei der die Gate-Source-Strecke eines Leistungs-MOSFET (34, 44, 54, 64) über eine Diode (31, 41, 51, 61) an eine Ausgangswicklung (82 ... 85) eines am Ausgang einer Steuerschaltung (2) angeordneten Steuertransformators (8) angeschlossen und abwechselnd mit Einschaltpotential in den leitenden und durch Entladung der Eingangskapazität über wenigstens einen Entladestromzweig (33, 43, 53, 63) in den gesperrten Zustand überführbar ist, dadurch gekennzeichnet, daß die Schaltvorrichtung (3 ... 6, 3a ... 6a, 3b, 4b) einen mit seiner Drain-Source-Strecke im Entladestromzweig oder einem der Entladestromzweige angeordneten Hilfs-MOSFET (32, 42, 52, 62, 321, 421, 521, 621) enthält, dessen Gate-Source-Strecke derart in einem mit einer Ausgangswicklung (82 ... 85) des Steuertransformators (8) angeschlossenen Stromkreis angeordnet ist, daß bei Ansteuerung des Leistungs-MOSFET (44, 54, 64) mit Einschaltpotential die Gate-Source-Strecke des Hilfs-MOSFET (32, 42, 52, 62, 321, 421, 521, 621) mit Sperrpotential beaufschlagt wird.
2. Schaltungsanordnung nach Anspruch 1, dadurch

gekennzeichnet, daß zwischen zwei Speiseeingängen ( $+U_B$ ,  $-U_B$ ) wenigstens eine Serienschaltung der Drain-Source-Strecken zweier Leistungs-MOSFET (34, 44; 54, 64) des gleichen Leitfähigkeitstyps angeordnet ist und daß der Verbindungspunkt der Source-Drain-Strecken der beiden Leistungs-MOSFET (34, 44; 54, 64) jeweils einen Ausgangsanschluß (a, b) bildet und daß die Gate-Source-Strecken der Leistungs-MOSFET (34, 44; 54, 64) mittels Ausgangsspannungen des Steuertransformators (8) derart steuerbar sind, daß der Ausgangsanschluß (70) der Schaltungsanordnung mit Hilfe der Leistungs-MOSFET (34, 44; 54, 64) wahlweise mit einem der beiden Speiseeingänge ( $+U_B$ ,  $-U_B$ ) verbindbar ist.

3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Gate-Source-Strecke des Leistungs-MOSFET (34, 44, 54, 64) an eine erste Ausgangswicklung (82, 83) und der Hilfs-MOSFET (32, 42) der Schaltvorrichtung (302, 402) jeweils an eine zweite Ausgangswicklung (821, 831) des Steuertransformators (8) angeschlossen ist und daß die Diode (312, 412) zwischen der mit der Gate-Elektrode des Leistungs-MOSFET (34, 44) verbundenen Drain-Elektrode des Hilfs-MOSFET (32, 42) und der ersten Ausgangswicklung (82, 83) angeordnet ist.

4. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Leistungs-MOSFET (34, 44, 54, 64) und der in einem Entladestromzweig der Eingangskapazität des Leistungs-MOSFET (34, 44, 54, 64) liegende Hilfs-MOSFET (32, 42, 52, 62) jeweils vom gleichen Leitfähigkeitstyp sind und daß die Diode (31, 41, 51, 61) zwischen der Ausgangswicklung (82 ... 83) des Steuertransformators (8) und dem Sourceanschluß des Leistungs-MOSFET (34, 44, 54, 64) angeordnet ist und daß die Gate-Source-Strecke des Hilfs-MOSFET (32, 42, 52, 62) parallel zur Diode (31, 41, 51, 61) liegt.

5. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Leistungs-MOSFET (34, 44, 54, 64) und der Hilfs-MOSFET (321, 421, 521, 621) der Schaltvorrichtung (301, 401, 501, 601) jeweils vom einander entgegengesetzten Leitfähigkeitstyp sind und daß die Diode (311, 411, 511, 611) zwischen der Ausgangswicklung (82 ... 83) des Steuertransformators (8) und dem Gate-Anschluß des Leistungs-MOSFET (34, 44, 54, 64) angeordnet ist und daß die Gate-Source-Strecke des Hilfs-MOSFET (321, 421, 521, 621) parallel zur Diode (311, 411, 511, 611) liegt.

6. Schaltungsanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß parallel zur Gate-Source-Strecke des Leistungs-MOSFET (34, 44, 54, 64) jeweils ein ohmscher Widerstand (33, 43, 53, 63) angeordnet ist.

7. Schaltungsanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der Leistungs-MOSFET (34, 44, 54, 64) jeweils ein MOS-Leistungstransistor und der Hilfs-MOSFET (32, 42, 52, 62) jeweils ein MOS-Kleinsignal-Transistor ist.

8. Schaltungsanordnung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß in Serie zur Primärwicklung des Steuertransformators (8) ein ohmscher Widerstand (29) angeordnet ist.

Hierzu 6 Seite(n) Zeichnungen

— Leerseite —

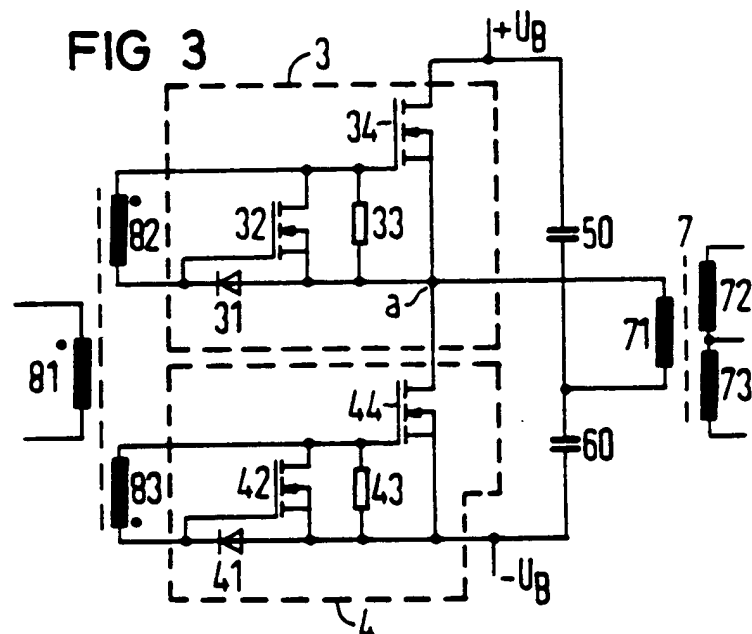
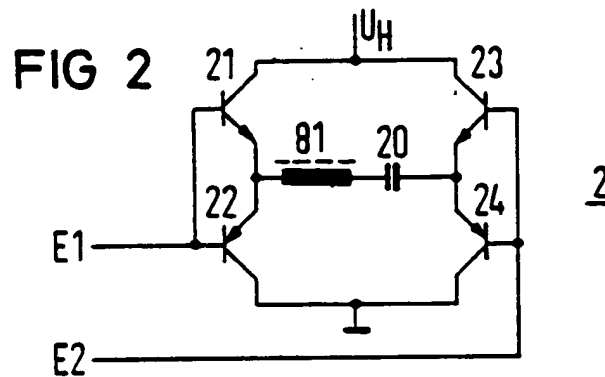
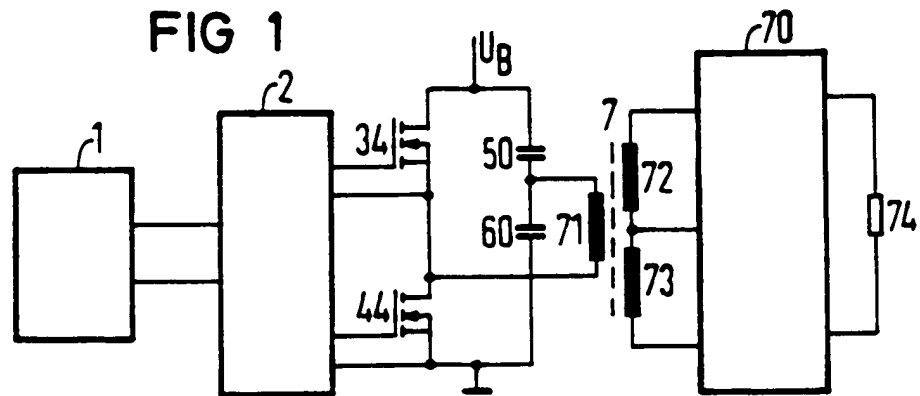




FIG 4

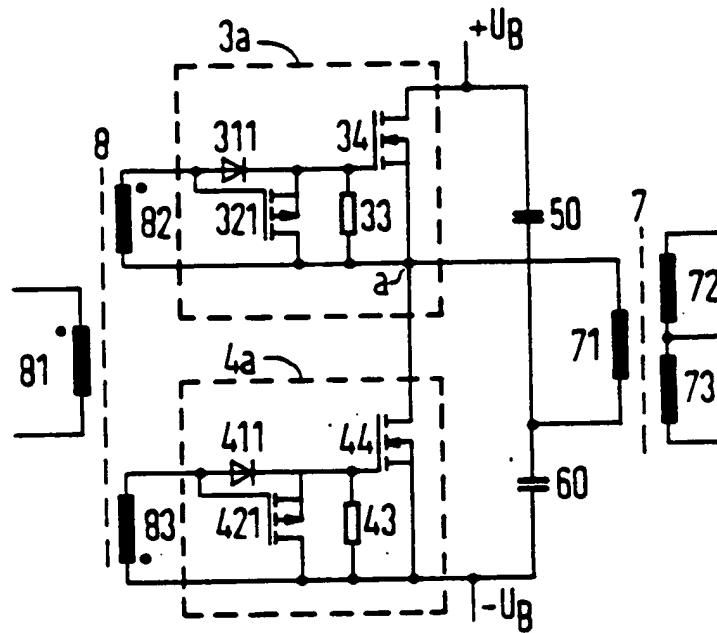


FIG 5

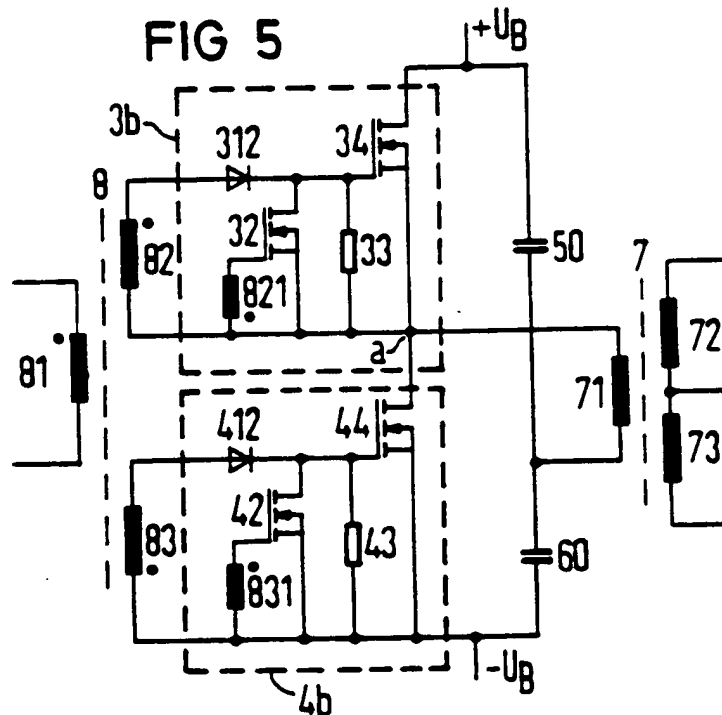


FIG 6

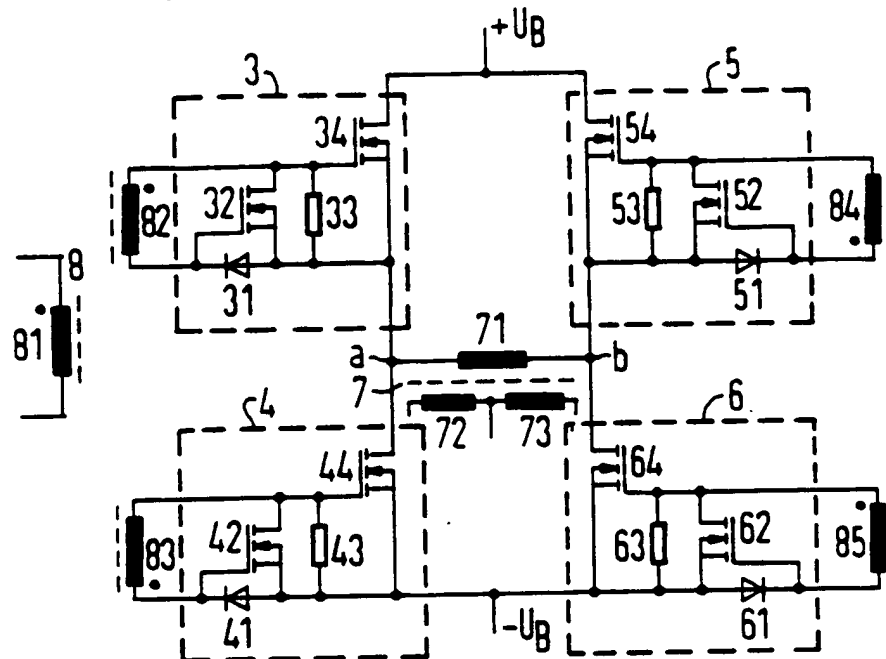


FIG 7

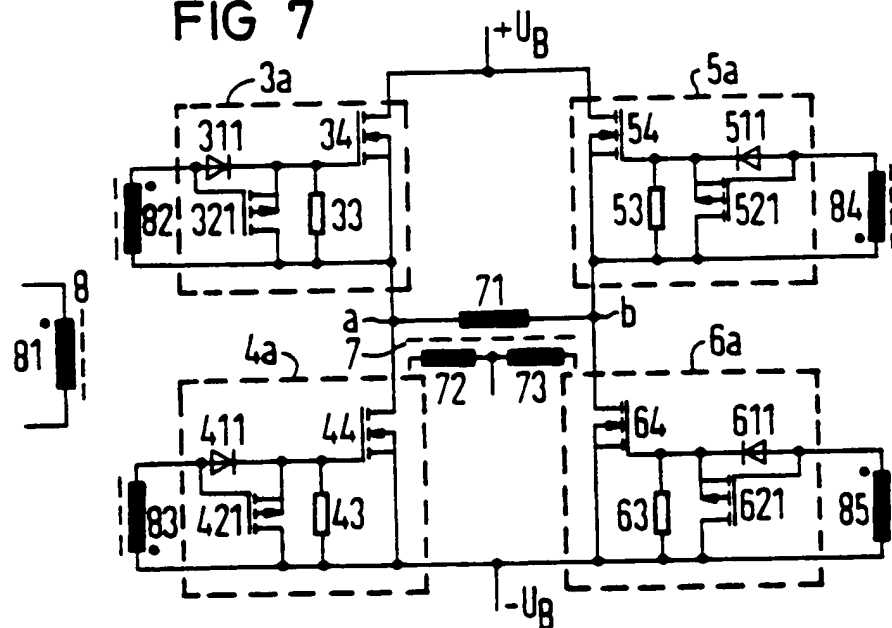


FIG 8

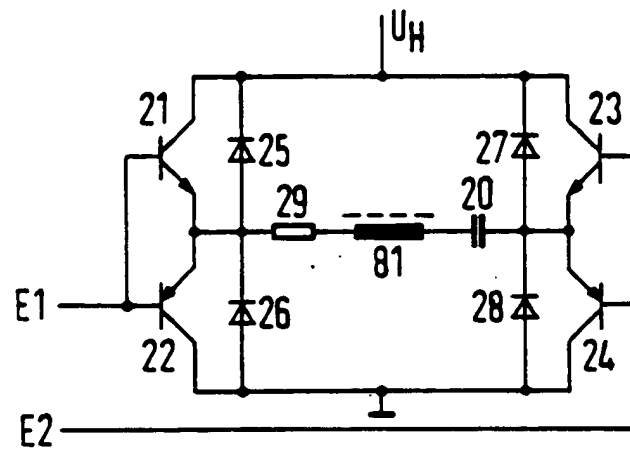


FIG 9

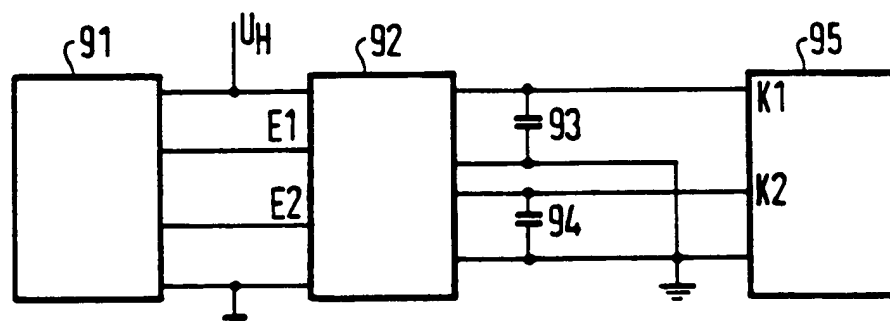


FIG 10

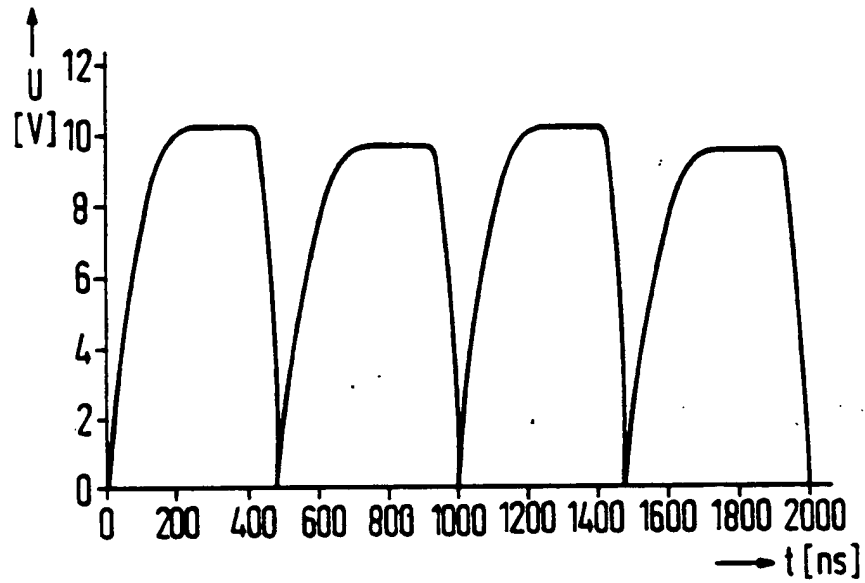


FIG 11

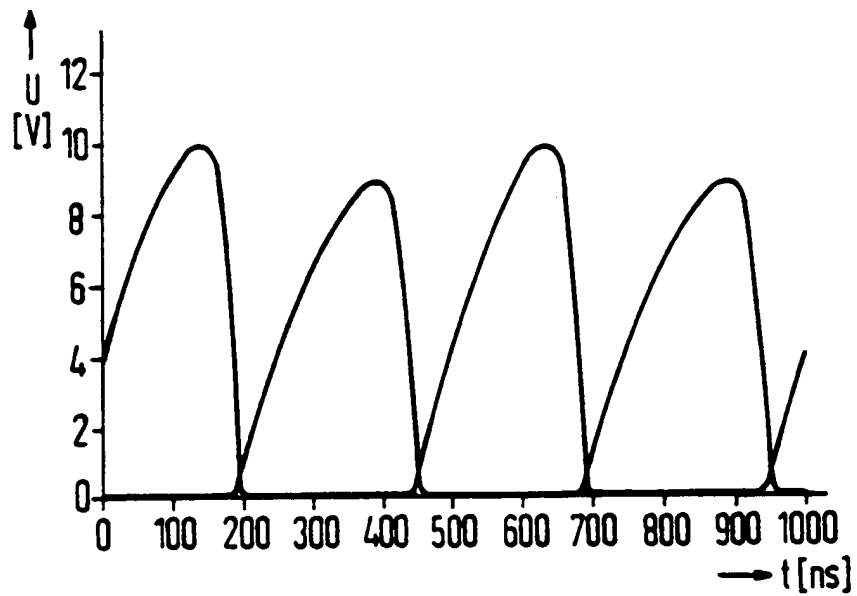


FIG 12

